

Capítulo 2

Algebra y ecuaciones booleanas

Ahora que ya tenemos un mejor entendimiento de lo que son las compuertas lógicas, vamos a interiorizarnos en algebra booleana, que es un sistema matemático deductivo centrado en los valores cero y uno (falso y verdadero, las salidas de las compuertas).

2.1. Algunos teoremas importantes

1. Teorema 1: $A + A = A$
2. Teorema 2: $A \cdot A = A$
3. Teorema 3: $A + 0 = A$
4. Teorema 4: $A \cdot 1 = A$
5. Teorema 5: $A \cdot 0 = 0$
6. Teorema 6: $A + 1 = 1$
7. Teorema 7: $\overline{(A + B)} = \overline{A} \cdot \overline{B}$
8. Teorema 8: $\overline{(A \cdot B)} = \overline{A} + \overline{B}$
9. Teorema 9: $A + A \cdot B = A$
10. Teorema 10: $A \cdot (A + B) = A$
11. Teorema 11: $A + \overline{A}B = A + B$
12. Teorema 12: $\overline{A} \cdot (A + \overline{B}) = \overline{A}B'$

13. Teorema 13: $AB + A\overline{B} = A$
14. Teorema 14: $(\overline{A} + \overline{B}) \cdot (\overline{A} + B) = \overline{A}$
15. Teorema 15: $A + \overline{A} = 1$
16. Teorema 16: $A \cdot \overline{A} = 0$

OJO:

- El álgebra booleana puede asegurar una respuesta correcta al simplificar un circuito, sin embargo, a veces es posible encontrar un circuito mas reducido y que cumpla con la misma tabla de verdad. Para ayudar a encontrar el óptimo existen los llamados Mapas de Karnaugh (ver mas adelante) que garantizan una expresión mínima para la salida.
- Los teoremas 7 y 8 son los conocidos como Teoremas de Morgan.

2.2. Ejercicios resueltos de la Unidad de Algebra booleana

Reduzca a la mínima expresión posible las siguientes ecuaciones lógicas:

1. $Y = \overline{X} + \overline{X}\overline{Y} + \overline{\overline{Y}Z} + \overline{Z}\overline{W}$

Solución:

$$\begin{aligned} Y &= \overline{X} + \overline{X}\overline{Y} + Y + \overline{Z} + \overline{Z} + \overline{W} \\ Y &= \overline{X} + \overline{X} + \overline{Y} + Y + \overline{Z} + \overline{Z} + \overline{W} \\ Y &= \overline{X} + 1 + \overline{Z} + \overline{W} \\ Y &= 1 + \text{cualquier expresin} = 1 \end{aligned}$$

2. $\overline{X}\overline{Y}\overline{Z} + \overline{Y}(\overline{X}Z + X\overline{Z})$

Solución:

$$\begin{aligned} Y &= \overline{X} + \overline{Y} + \overline{Z} + \overline{Y}(\overline{X}Z + X\overline{Z}) \\ Y &= \overline{X} + \overline{Z} + \overline{Y}[(\overline{X}Z + X\overline{Z}) + 1] \\ Y &= \overline{X} + \overline{Z} + \overline{Y}[1] \end{aligned}$$

$$Y = \overline{X} + \overline{Z} + \overline{Y}$$

$$Y = \overline{XYZ}$$

$$3. Y = \overline{(\overline{X\overline{XY}})(\overline{Y\overline{XY}})}$$

Solución:

$$Y = \overline{(\overline{X\overline{XY}})(\overline{Y\overline{XY}})}$$

$$Y = (\overline{X\overline{XY}}) + (\overline{Y\overline{XY}})$$

$$Y = \overline{XY}(X + Y)$$

$$Y = (\overline{X} + \overline{Y})(X + Y)$$

$$Y = \overline{X}X + \overline{X}Y + \overline{Y}X + \overline{Y}Y$$

$$Y = \overline{X}Y + \overline{Y}X$$

$$Y = X \oplus Y$$

2.3. Ejercicios de la Unidad de Algebra booleana

1. $Y = \overline{C}BA + \overline{C}\overline{B}A + \overline{C}B\overline{A}$
2. $Y = \overline{\overline{A} \cdot B \cdot A \cdot \overline{B}}$
3. $Y = \overline{BC}(\overline{A} + A) + AB\overline{C} + \overline{A}\overline{B}C + \overline{A}BC + ABC$
4. $Y = X\overline{Y}(Z + X + Z\overline{Y})$
5. $Y = \overline{X}Y\overline{Z} + \overline{X}YZ + X\overline{Y}\overline{Z} + X\overline{Y}Z + XYZ$

2.4. Diseño de circuitos lógicos

En el diseño de circuitos lógicos, casi siempre encontraremos que se necesita construir un circuito cuya salida respete una tabla de verdad, a continuación veremos un procedimiento para resolver este tipo de problemas.

Ejemplo de enseñanza : Diseñe un circuito lógico que se comporte de acuerdo con la tabla de verdad de la figura siguiente:

A	B	Salida
0	0	1
0	1	1
1	0	0
1	1	0

Pasos para encontrar la solución:

- **Primero:** Separe todas las combinaciones de entradas que tengan como salida 1.

A	B	Salida
0	0	1
1	0	1

- **Segundo:** Aquellas entradas que sean 0 se anota la entrada negada (p.e: \overline{A}) y si la entrada es un 1 se anota la entrada solamente (p.e: A).

En el ejemplo:

$$\begin{array}{c} \overline{A}\overline{B} \\ A\overline{B} \end{array}$$

- **Tercero:** Una las ecuaciones anteriores con signos “+”, o sea OR.

$$Y = \overline{A}\overline{B} + A\overline{B}$$

- **Cuarto:** Reduzca la expresión utilizando los teoremas.

$$\begin{aligned}
 Y &= \overline{AB} + A\overline{B} \\
 Y &= \overline{B}(\overline{A} + A) \\
 Y &= \overline{B}(1) \\
 Y &= \overline{B}
 \end{aligned}$$

Basicamente lo que estamos haciendo en estos cuatro pasos es decir: “Se desea que la salida Y sea 1 cuando A=0 y B=0 (primera linea) ó (OR) cuando A=0 y B=1 (segunda linea)”.

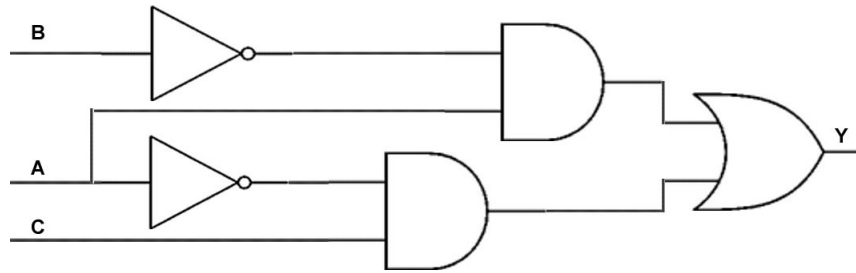
2.5. Ejercicios resueltos de la unidad Diseño de circuitos lógicos

1. Diseñe un circuito lógico que se comporte de acuerdo con la tabla de verdad de la figura siguiente:

A	B	C	Salida
0	0	0	0
0	1	0	0
0	0	1	1
0	1	1	1
1	0	0	1
1	1	0	0
1	0	1	1
1	1	1	0

Solución:

$$\begin{aligned}
 Y &= \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC \\
 Y &= \overline{A}\overline{B}(\overline{C} + C) + \overline{A}B\overline{C} + \overline{A}BC \\
 Y &= \overline{A}\overline{B} + \overline{A}B\overline{C} + \overline{A}BC \\
 Y &= \overline{A}\overline{B} + \overline{A}C + (\overline{B} + B) \\
 Y &= \overline{A}\overline{B} + \overline{A}C
 \end{aligned}$$



2. Encuentre una ecuación lógica para la siguiente tabla de verdad:

A	B	C	Salida
0	0	0	0
0	1	0	1
0	0	1	1
0	1	1	0
1	0	0	0
1	1	0	1
1	0	1	1
1	1	1	0

Solución:

$$\begin{aligned}
 Y &= \overline{A}B\overline{C} + A\overline{B}\overline{C} + \overline{A}B\overline{C} + A\overline{B}\overline{C} \\
 Y &= \overline{A}B\overline{C} + A\overline{B}\overline{C} + \overline{B}C(\overline{A} + A) \\
 Y &= \overline{A}B\overline{C} + A\overline{B}\overline{C} + \overline{B}C \\
 Y &= \overline{B}C(\overline{A} + A) + \overline{B}C \\
 Y &= \overline{B}C + \overline{B}C
 \end{aligned}$$

2.6. Mapas de Karnaugh

El método de Karnaugh utiliza una tabla o “mapa” para reducir expresiones. Cada posición en la tabla recibe nombre de celda. Las celdas se llenan con unos y ceros de acuerdo con la expresión que se desea reducir. Los unos adyacentes se agrupan en conglomerados, denominados subcubos, siguiendo reglas definidas. El tamaño del subcubo debe ser 1, 2, 4, 8, 16, etc. Todos los unos deben estar incluidos en un subcubo de tamaño máximo. A continuación se exponen y explican estas reglas con un ejemplo.¹

Ejemplo: Diseñe un circuito que tenga el comportamiento dado por la tabla de verdad de la figura siguiente:

A	B	C	Salida
0	0	0	0
0	1	0	1
0	0	1	0
0	1	1	1
1	0	0	0
1	1	0	1
1	0	1	1
1	1	1	1

Solución:

Paso 1: Se dibuja la tabla, para ello se escogen dos de las variables para utilizarlas como encabezados de columna. En este caso, se eligen a C y B . Después se forman todas las combinaciones de C y \overline{C} con B y \overline{B} . El encabezado de cada columna debe diferir del de la columna adyacente solo por una variable.

$\overline{C}\overline{B}$	$\overline{C}B$	CB	$C\overline{B}$

El encabezado de la primera columna es $\overline{C}\overline{B}$, y para formar el de la segunda se cambia \overline{B} por B , $\overline{C}B$. Para la tercera columna se cambia \overline{C} por C , CB , y finalmente el de la cuarta es $C\overline{B}$. Esta columna se dobla sobre la primera, con lo que estas deben diferir por una sola variable.

¹Extraído del libro Electrónica digital de James W. Bignell & Robert L. Donovan

	$\overline{C}\overline{B}$	$\overline{C}B$	CB	$C\overline{B}$
\overline{A}				
A				

La tercera variable, A , se emplea para los rótulos de los renglones, \overline{A} y A .

Paso 2: La tabla se llena con los unos y ceros de la tabla de verdad. La salida Y es 1 en la línea 2, cuando se tiene \overline{C} y B y \overline{A} . Por tanto, se coloca un 1 en la celda de la tabla que corresponde a $\overline{C}B\overline{A}$. La salida Y también es 1 en $AB\overline{C}$, $A\overline{B}C$ y en CBA . Todas estas celdas se llenan con unos y las demás con ceros.

	$\overline{C}\overline{B}$	$\overline{C}B$	CB	$C\overline{B}$
\overline{A}	0	1	1	0
A	0	1	1	1

Paso 3: Las celdas adyacentes que tengan unos se combinan en subcubos de tamaño máximo. Los cuatro unos de la parte central de la tabla forman un subcubo de tamaño 4.

	$\overline{C}\overline{B}$	$\overline{C}B$	CB	$C\overline{B}$
\overline{A}	0	1	1	0
A	0	1	1	1

El 1 de la celda $C\overline{B}A$ no se ha incluido en un subcubo, de modo que se combina con el 1 adyacente para formar un subcubo de tamaño 2.

Paso 4: Se escribe la expresión que representa cada subcubo. En el subcubo de tamaño 4, se encuentran las variables que se presentan en las 4 celdas. En este caso, B es la única variable que aparece en las cuatro celdas. El subcubo de tamaño 4 entonces representa a B . En el subcubo de tamaño 2, A y C aparecen en cada celda, de modo que éste representa a AC .

Paso 5: Se forma la expresión de salida. La salida Y es el OR de cada subcubo. En este caso:

$$Y = B + AC$$

NOTA IMPORTANTE: Debe recordar que la tabla donde se empiezan a fabricar los subcubos es continua, por ejemplo:

	$\overline{C}B$	$\overline{C}\overline{B}$	CB	$C\overline{B}$
\overline{A}	0	0	1	0
A	1	0	1	1

Aquí podemos ver que $\overline{A}\overline{B}\overline{C}$ y $\overline{A}\overline{B}C$ forman un subcubo válido.

2.7. Ejercicio para resolver

D	C	B	A	Salida
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

Ayuda: Notar que las entradas están en orden inverso ($DCBA$) y que al ser cuatro variables, puede ocupar dos para formar las columnas del mapa y dos para formar las filas (en el ejercicio anterior se ocuparon dos para las columnas y una para las filas).

Solución: $Y = CD + \overline{AC} + \overline{A}BC$